

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Yutaka IKEDA Serial No.: Currently unknown Filing Date: Concurrently herewith For: OVERHEAT PROTECTION UNIT	
---	--

**TRANSMITTAL OF PRIORITY DOCUMENTS**

Mail Stop PATENT APPLICATION  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of each of Japanese Patent Application No. **2002-250521** filed **August 29, 2002**, from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority document is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

Date: August 12, 2003



Attorneys for Applicant(s)  
Joseph R. Keating  
Registration No. 37,368

Christopher A. Bennett  
Registration No. 46,710

KEATING & BENNETT LLP  
10400 Eaton Place, Suite 312  
Fairfax, VA 22030  
Telephone: (703) 385-5200

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 8月29日  
Date of Application:

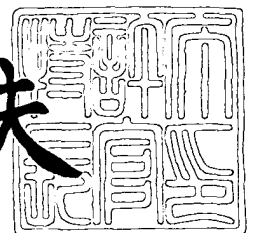
出願番号 特願2002-250521  
Application Number:  
[ST. 10/C]: [JP 2002-250521]

出願人 株式会社村田製作所  
Applicant(s):

2003年 7月25日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 32-0699

【あて先】 特許庁長官 殿

【国際特許分類】 H02H 5/00

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

【氏名】 池田 豊

【特許出願人】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100086737

【弁理士】

【氏名又は名称】 岡田 和秀

【電話番号】 06-6376-0857

【手数料の表示】

【予納台帳番号】 007401

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004880

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 過熱保護回路

【特許請求の範囲】

【請求項 1】 電源から負荷への電流通路に設けられて該通路の導通と遮断との各動作を行う半導体スイッチング素子と、

前記半導体スイッチング素子に対して、温度検知部位の温度が上昇して所定の遮断温度に到達すると導通動作から遮断動作に移行させる第 1 動作モードと、温度検知部位の温度が下降して前記遮断温度より所定温度低い温度に設定されている復帰温度に到達すると遮断動作から導通動作に移行させる第 2 動作モードで制御する動作モード制御回路とを備え、

前記動作モード制御回路は、第 1 正特性サーミスタと、第 2 正特性サーミスタと、制御素子とを備え、

前記第 1 動作モードでは前記第 1 正特性サーミスタの抵抗変化を利用し、前記第 2 動作モードでは前記第 2 正特性サーミスタの抵抗変化を利用して、前記制御素子により前記半導体スイッチング素子の動作移行を制御し、かつ、前記両正特性サーミスタが、前記温度検知部位に対して熱結合されている状態で、前記各動作モードの制御を行う、ことを特徴とする過熱保護回路。

【請求項 2】 請求項 1 に記載の過熱保護回路において、

前記制御素子が、制御トランジスタであり、

前記制御トランジスタのベースと前記半導体スイッチング素子の出力端子との間に前記第 1 正特性サーミスタが接続されており、かつ前記制御トランジスタのベースと前記半導体スイッチング素子の入力端子との間に前記第 2 正特性サーミスタが接続されている、ことを特徴とする過熱保護回路。

【請求項 3】 請求項 2 に記載の過熱保護回路において、

前記半導体スイッチング素子が、スイッチングトランジスタであり、

前記制御トランジスタのコレクタが、前記スイッチングトランジスタのベースに対して、直接または電流制限抵抗を介して接続されている、ことを特徴とする過熱保護回路。

【請求項 4】 請求項 1 に記載の過熱保護回路において、

前記制御素子が、制御トランジスタであり、

前記半導体スイッチング素子の入力端子と出力端子との間に前記第2正特性サーミスタが並列に接続されており、前記半導体スイッチング素子の出力端子と前記制御トランジスタのベースとの間に前記第1正特性サーミスタが接続されている、ことを特徴とする過熱保護回路。

【請求項5】請求項4に記載の過熱保護回路において、

前記半導体スイッチング素子が、スイッチングトランジスタであり、

前記制御トランジスタのコレクタが、前記スイッチングトランジスタのベースに対して、直接または電流制限抵抗を介して接続されている、ことを特徴とする過熱保護回路。

【請求項6】請求項2ないし5のいずれかに記載の過熱保護回路において、

前記制御トランジスタのエミッタに対して、該制御トランジスタのベース・エミッタ間の極性方向とは逆の極性方向にツェナダイオードが接続されている、ことを特徴とする過熱保護回路。

【請求項7】請求項1ないし6のいずれかに記載の過熱保護回路において、

前記温度検知部位が前記半導体スイッチング素子であり、前記両正特性サーミスタは、前記半導体スイッチング素子に対して熱結合されている、ことを特徴とする過熱保護回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば電源側と負荷側との間の電流通路に設けられ、例えば負荷などが過熱したときに前記電流通路を遮断して負荷への電流を遮断するのに供せられる過熱保護回路に関する。

【0002】

【従来の技術】

例えば、通信基地局用の電源として利用されるDCDCコンバータなどでは、負荷が所要以上に大きくなると、回路素子としてそれに用いられているFETやパワートランジスタなどの半導体スイッチング素子が過剰に発熱し、ついにはそ

の半導体が熱暴走するに至り、電源として機能しなくなることがある。

#### 【0003】

したがって、このような過熱を防止するための過熱保護回路には、過熱状態を検知する温度検知素子が必要となる。この温度検知素子として、例えば、温度ヒューズがある。温度ヒューズの場合、一旦遮断動作するとそのままでは復帰できないので、新たな温度ヒューズに交換しなければならず、その分、手間とコストとがかかる。

#### 【0004】

一方、温度検知素子として、正特性サーミスタがある。正特性サーミスタの場合、温度ヒューズとは異なって遮断後も復帰できるから、部品の交換の手間が不要となって、コストがその分安価に済むという利点がある。

#### 【0005】

従来、正特性サーミスタを利用した過熱保護回路としては、図8に示されるものが知られている。この従来の過熱保護回路は、第1抵抗(R1)、単一の正特性サーミスタ(PTC)および第2抵抗(R2)からなる第1直列回路と、負荷(LOAD)、スイッチングトランジスタ(Tr1)および第3抵抗(R3)からなる第2直列回路とを備える。正特性サーミスタ(PTC)は、スイッチングトランジスタ(Tr1)の近傍に配置され、スイッチングトランジスタ(Tr1)の温度に対応した抵抗値に変化する。この回路の場合、正特性サーミスタ(PTC)による温度検知対象は、スイッチングトランジスタ(Tr1)である。スイッチングトランジスタ(Tr1)の温度が正特性サーミスタ(PTC)のキュリー点以下のときは低抵抗状態の正特性サーミスタ(PTC)によりスイッチングトランジスタ(Tr1)が導通して負荷(LOAD)に通電が行われる。一方、負荷(LOAD)への電流変動等によりスイッチングトランジスタ(Tr1)の温度が上昇し、正特性サーミスタ(PTC)の温度がキュリー点に到達し、さらにキュリー点以上となると、正特性サーミスタ(PTC)が所定値以上の高抵抗状態となるので、その高抵抗状態の正特性サーミスタ(PTC)によりスイッチングトランジスタ(Tr1)へのベース電流が低下することにより、そのスイッチングトランジスタ(Tr1)が遮断動作し負荷への通電が停止される。こ

の遮断動作を行うときの正特性サーミスタ（PTC）の検知温度が遮断温度に相当する。この回路では、負荷への通電停止により異常な通電状態がなくなり、それに伴って検知対象（この場合、スイッチングトランジスタ（Tr1））の温度が低下する。この温度低下に伴って正特性サーミスタ（PTC）の抵抗が前記所定値より低くなれば、スイッチングトランジスタ（Tr1）へのベース電流が所定以上になるので、スイッチングトランジスタ（Tr1）が負荷への通電を行う状態に復帰する。この復帰動作を行うときの正特性サーミスタ（PTC）の検知温度が復帰温度に相当する。この回路では、遮断温度と復帰温度とが同じまたはほぼ同じことになる。

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、正特性サーミスタの抵抗が大きく変動する遮断温度近傍で検知対象の温度がふらついて変動する場合には、遮断温度と復帰温度とが同じまたはほぼ同じであるから、半導体スイッチング素子が通電状態になったり遮断状態になったりすることを繰り返すおそれがある。このような通電状態と遮断状態が短時間において繰り返されることは電源の寿命等を考慮すると好ましくない。そこで、遮断温度が復帰温度より所要の温度差で高温側となるように、遮断温度と復帰温度とを設定することができれば、短時間で遮断と復帰とが繰り返される状態を回避し得る。しかしながら、図8に示す従来の過熱保護回路では、このような温度差を設けることができなかった。

#### 【0007】

そこで、本発明は、正特性サーミスタを利用した過熱保護回路において、上述した比較的短時間で導通と遮断とを繰り返すという不具合を解消することを解決すべき課題としている。

#### 【0008】

##### 【課題を解決するための手段】

本発明に係る過熱保護回路は、電源から負荷への電流通路に設けられて該通路の導通と遮断との各動作を行う半導体スイッチング素子と、前記半導体スイッチング素子に対して、温度検知部位の温度が上昇して所定の遮断温度に到達すると

導通動作から遮断動作に移行させる第1動作モードと、温度検知部位の温度が下降して前記遮断温度より所定温度低い温度に設定されている復帰温度に到達すると遮断動作から導通動作に移行させる第2動作モードで制御する動作モード制御回路とを備え、前記動作モード制御回路は、第1正特性サーミスタと、第2正特性サーミスタと、制御素子とを備え、前記第1動作モードでは前記第1正特性サーミスタの抵抗変化を利用し、前記第2動作モードでは前記第2正特性サーミスタの抵抗変化を利用して、前記制御素子により前記半導体スイッチング素子の動作移行を制御し、かつ、前記両正特性サーミスタが、前記温度検知部位に対して熱結合されている状態で、前記各動作モードの制御を行うことを特徴とする。

#### 【0009】

ここで、温度検知部位とは、所定対象の過熱保護を行うことに関連して温度検知される部位であって、例えば負荷あるいは負荷から熱伝導する負荷近傍部位、前記導通・遮断を行う半導体スイッチング素子あるいは該半導体スイッチング素子から熱伝導するその半導体スイッチング素子近傍部位などである。

#### 【0010】

本発明によれば、温度検知部位の温度が上昇して所定の遮断温度に到達すると導通動作から遮断動作に移行させることが温度検知部位と熱結合された第1正特性サーミスタの抵抗変化により行われ、その遮断温度よりも低く設定された所定の復帰温度に温度検知部位の温度が下降し到達すると、遮断動作から導通動作に動作移行させることが温度検知部位と熱結合された第1正特性サーミスタの抵抗変化により行われるから、その遮断温度と復帰温度とにおいて所定の温度差が設けられ、それによって、温度検知部位が復帰温度に低下するまで導通状態に復帰しないものとなっている。したがって、異常過熱を防ぐことができ、かつ短時間で導通と遮断とを繰り返す不具合も抑制できる。そのため、電源から負荷への電力供給の安定化を図ることができるとともに、電源に対する不当な負担をなくすることができるので、この過熱保護回路が備えられる回路や装置を良好に作動させることが可能となる。

#### 【0011】

本発明は、好ましくは、前記制御素子が、制御トランジスタであり、前記制御



トランジスタのベースと前記半導体スイッチング素子の出力端子との間に前記第1正特性サーミスタが接続されており、かつ前記制御トランジスタのベースと前記半導体スイッチング素子の入力端子との間に前記第2正特性サーミスタが接続されている。この場合、さらに好ましくは、前記半導体スイッチング素子が、スイッチングトランジスタであり、前記制御トランジスタのコレクタが、前記スイッチングトランジスタのベースに対して、直接または電流制限抵抗を介して接続されている。

#### 【0012】

本発明は、好ましくは、前記制御素子が、制御トランジスタであり、前記半導体スイッチング素子の入力端子と出力端子との間に前記第2正特性サーミスタが並列に接続されており、前記半導体スイッチング素子の出力端子と前記制御トランジスタのベースとの間に前記第1正特性サーミスタが接続されている。この場合、さらに好ましくは、前記半導体スイッチング素子が、スイッチングトランジスタであり、前記制御トランジスタのコレクタが、前記スイッチングトランジスタのベースに対して、直接または電流制限抵抗を介して接続されている。

#### 【0013】

さらに、本発明は、前記制御トランジスタのエミッタに対して、該制御トランジスタのベース・エミッタ間の極性方向とは逆の極性方向にツェナダイオードが接続されていることが好ましい。

#### 【0014】

さらに、本発明は、前記温度検知部位が前記半導体スイッチング素子であり、前記両正特性サーミスタは、前記半導体スイッチング素子に対して熱結合されていることが好ましい。

#### 【0015】

##### 【発明の実施の形態】

以下、本発明の詳細を図面に示す実施の形態に基づいて説明する。

#### 【0016】

図1ないし図3は、本発明の実施の形態に係り、図1は、本実施形態の過熱保護回路の回路図、図2は、図1の各正特性サーミスタとスイッチングトランジス

タとの熱結合を示す図、図3は、図1の各正特性サーミスタの抵抗温度特性図である。これらの図を参照して、この過熱保護回路10は導通遮断回路11と、動作モード制御回路12とを含む。13は電源（直流電源、例えばDCDCコンバータや、電池など）、14は負荷、15は電源スイッチを示す。

#### 【0017】

導通遮断回路11は、電源13から負荷14への電流の通路16内に設けられて該通路16の導通と遮断との各動作を行う半導体スイッチング素子としてのスイッチングトランジスタ（Tr0）を含む。すなわち、このスイッチングトランジスタ（Tr0）は、そのコレクタ・エミッタが前記通路16に直列に挿入されている。ここで、スイッチングトランジスタ（Tr0）は、バイポーラ型であり、そのエミッタが電源13側に接続された入力端子となり、そのコレクタが負荷14側に接続された出力端子となり、そのベースが後で述べる制御素子としての制御トランジスタ（Tr1）からの制御信号の印加に応じて前記コレクタエミッタ間をON・OFF（導通・遮断）させる制御端子となる。

#### 【0018】

動作モード制御回路12は、第1正特性サーミスタ（PTC1）、第2正特性サーミスタ（PTC2）、制御素子としての制御トランジスタ（Tr1）、ツェナダイオード（ZD）、複数の抵抗（R1）、（R2）を含む。両正特性サーミスタ（PTC1）、（PTC2）は、共に、スイッチングトランジスタ（Tr0）に対して、図2（a）（b）で示すように、温度検知部位として熱結合されており、スイッチングトランジスタ（Tr0）の温度に対応して温度変化する部位に両正特性サーミスタ（PTC1）、（PTC2）を設け、それら両正特性サーミスタ（PTC1）、（PTC2）の抵抗値が変化するようになっている。図2（a）の場合、プリント基板BDの表裏面それぞれにスイッチングトランジスタ（Tr0）と両正特性サーミスタ（PTC1）、（PTC2）とが設けられている。スイッチングトランジスタ（Tr0）での発熱による熱は、スイッチングトランジスタ（Tr0）に対してプリント基板（BD）を介してその直下に位置付けられた両正特性サーミスタ（PTC1）、（PTC2）に伝達されることにより、両正特性サーミスタ（PTC1）、（PTC2）は、スイッチングトランジスタ（

Tr0) に熱結合されるものとなっている。図2 (b) の場合、プリント基板BDの同一表面かつ互いに近接した位置関係でスイッチングトランジスタ (Tr0) と両正特性サーミスタ (PTC1), (PTC2) とが設けられている。スイッチングトランジスタ (Tr0) での発熱による熱は、プリント基板 (BD) を介してその直近に位置付けられた両正特性サーミスタ (PTC1), (PTC2) に伝達されることにより、両正特性サーミスタ (PTC1), (PTC2) は、スイッチングトランジスタ (Tr0) に熱結合されるものとなっている。

#### 【0019】

この温度検知部位は、スイッチングトランジスタ (Tr0) の近くに限定されるものではなく、例えば、本実施形態の過熱保護回路が、電子機器のハウジング内部に設けられている場合、そのハウジング内部の適所を温度検知部位としてもよい。また、本実施形態の過熱保護回路が、電動モータを負荷とする電源回路に採用されている場合、その電動モータ、あるいは電動モータの近傍部位を温度検知部位としてもよい。

#### 【0020】

動作モード制御回路12は、スイッチングトランジスタ (Tr0) の発熱により、温度検知部位である当該スイッチングトランジスタ (Tr0) の近くの基板温度が上昇して正特性サーミスタが遮断温度例えば120℃に到達すると導通動作から遮断動作に移行させる第1動作モードと、その基板温度が下降して正特性サーミスタが復帰温度例えば100℃に到達すると遮断動作から導通動作に移行させる第2動作モードとに制御するようになっている。

#### 【0021】

本実施形態では、上記制御のため、両正特性サーミスタ (PTC1), (PTC2) のキュリー点を相違させているが、そのための両正特性サーミスタ (PTC1), (PTC2) それぞれの抵抗温度特性を、図3を参照して、説明する。第1正特性サーミスタ (PTC1) は、遮断温度 (T1) で制御トランジスタ (Tr1) のベース電流を絞ってOFFにする抵抗値 $R_{p1}$ に達する特性を有し、第2正特性サーミスタ (PTC2) は、復帰温度 (T2) で制御トランジスタ (Tr1) のベース電流を大きくしてONする抵抗値 $R_{p2}$ に達する特性を有する。

## 【0022】

正特性サーミスタ (PTC1), (PTC2) は、チタン酸バリウム ( $\text{BaTiO}_3$ ) に微量の希土類を添加して焼結させたセラミックスであり、前記した遮断温度や復帰温度で著しい正の抵抗温度特性を示す。その温度の設定は、主成分や添加物成分の調整により可能となる。タイプとしては、面実装タイプや、ネジ止めタイプや、ディスクリットタイプなどがあり、周囲の温度を検知してその抵抗値が変化する性質を用いて過熱保護素子として機能させられる。

## 【0023】

動作モード制御回路12の回路接続を説明する。第1正特性サーミスタ (PTC1) は、スイッチングトランジスタ ( $\text{Tr0}$ ) のコレクタと制御トランジスタ ( $\text{Tr1}$ ) のベースとの間に、バイアス抵抗 ( $\text{R1}$ ) を介して、接続されている。第2正特性サーミスタ (PTC2) は、スイッチングトランジスタ ( $\text{Tr0}$ ) のエミッタと制御トランジスタ ( $\text{Tr1}$ ) のベースとの間に、バイアス抵抗 ( $\text{R1}$ ) を介して、接続されている。

## 【0024】

スイッチングトランジスタ ( $\text{Tr0}$ ) のベースと制御トランジスタ ( $\text{Tr1}$ ) のコレクタとは、電流制限抵抗 ( $\text{R3}$ ) を介して、接続されている。制御トランジスタ ( $\text{Tr1}$ ) のエミッタは、ツェナダイオード ( $\text{ZD}$ ) を介して、電源13と負荷14との間の他方の通路17に接続されている。このツェナダイオード ( $\text{ZD}$ ) は、制御トランジスタ ( $\text{Tr1}$ ) のエミッタに対して、該制御トランジスタ ( $\text{Tr1}$ ) のベース・エミッタ間の極性方向とは逆の極性方向に接続されている。制御トランジスタ ( $\text{Tr1}$ ) のベースにはバイアス抵抗 ( $\text{R2}$ ) が接続されている。

## 【0025】

なお、ツェナダイオード ( $\text{ZD}$ ) はスイッチングトランジスタ ( $\text{Tr0}$ ) のベース電流 ( $\text{Ib}$ ) の遮断性を向上させる働きをもっている。

## 【0026】

動作を説明する。電源スイッチ15が閉じられると、電源13からの電流は、スイッチングトランジスタ ( $\text{Tr0}$ ) はOFFしているため、第1正特性サーミ

スタ (PTC1) には通電されず、第2正特性サーミスタ (PTC2) およびバイアス抵抗 (R1) を介して、制御トランジスタ (Tr1) のベースに供給される。これによって、制御トランジスタ (Tr1) は導通する。この場合、スイッチングトランジスタ (Tr0) は発熱していないから、第2正特性サーミスタ (PTC2) の抵抗値は、その素子温度に対応した低い抵抗値となっている。この状態では、第2正特性サーミスタ (PTC2) の抵抗値が低いため、制御トランジスタ (Tr1) のベースには、第2正特性サーミスタ (PTC2) およびバイアス抵抗 (R1), (R2) の各抵抗値によって決められたベース電流が流れ、導通する。

#### 【0027】

制御トランジスタ (Tr1) が導通すると、スイッチングトランジスタ (Tr0) のベース電流 (Ib) が電流制限抵抗 (R3) を介して制御トランジスタ (Tr1) のベース側に向かって流れ、スイッチングトランジスタ (Tr0) は、スイッチング動作して導通する。スイッチングトランジスタ (Tr0) が導通すると、通路16は導通して、電源13側からの電流は、負荷14に供給される。また、第1正特性サーミスタ (PTC1) にも通電され、第1正特性サーミスタ (PTC1) から制御トランジスタ (Tr1) のベースに電流が流れる。

#### 【0028】

負荷の変動によりスイッチングトランジスタ (Tr0) の温度が上昇すると、第2正特性サーミスタ (PTC2) の温度が上昇しその抵抗値が急増して $R_{p2}$ に達するが、第1正特性サーミスタ (PTC1) は $R_{p1}$ に達していないため、スイッチングトランジスタ (Tr1) はまだ遮断されない。そして、さらに、スイッチングトランジスタ (Tr0) の温度が上昇して第1正特性サーミスタ (PTC1) が遮断温度に到達すると、第1正特性サーミスタ (PTC1) の抵抗値が $R_{p1}$ に達し、制御トランジスタ (Tr1) のベース電流が断たれ、制御トランジスタ (Tr1) は、導通から遮断状態に移行する。制御トランジスタ (Tr1) が遮断すると、上記と同様に、スイッチングトランジスタ (Tr0) が遮断する。これが第1動作モードである。これにより、スイッチングトランジスタ (Tr0) の破損を防ぐことができる。なお、図3においては、矢印線①が、制御トラン

ジスタ (T r 1) を遮断する抵抗値  $R_{p1}$  に達する第 1 正特性サーミスタ (P T C 1) の温度  $T 1$  より左側が破線(導通状態)で、右側が実線(遮断状態)で示されており、矢印方向の動作モードを示す。なお、矢印線①は、理解のため温度  $T 1$  を超えた実線で示されるが、スイッチングトランジスタ (T r 0) の過熱が防止されるため、著しく温度  $T 1$  を超えない。

#### 【0 0 2 9】

スイッチングトランジスタ (T r 0) が遮断すると、当該スイッチングトランジスタ (T r 0) には電流が流れなくなり、スイッチングトランジスタ (T r 0) の自己発熱温度が低下してくる。また、スイッチングトランジスタ (T r 0) が遮断されると第 1 正特性サーミスタ (P T C 1) は通電されなくなるため、スイッチングトランジスタ (T r 0) を再び導通させるためには、第 2 正特性サーミスタ (P T C 2) の温度が  $T 2$  まで下がり、制御トランジスタ (T r 1) を導通させる必要がある。

#### 【0 0 3 0】

そして、スイッチングトランジスタ (T r 0) の温度が下降して、第 2 正特性サーミスタ (P T C 2) が復帰温度に到達し、その抵抗値が  $R_{p2}$  に達すると、制御トランジスタ (T r 1) のベースにベース電流が流れ、制御トランジスタ (T r 1) が導通する。これに従い、スイッチングトランジスタ (T r 0) は導通状態に復帰する。これが第 2 動作モードである。なお、図 3 においては、矢印線②が、制御トランジスタ (T r 1) を導通する抵抗値  $R_{p2}$  に達する第 2 正特性サーミスタ (P T C 2) の温度  $T 2$  より右側が実線(遮断状態)で、左側が破線(導通状態)で示されており、矢印方向の動作モードを示す。なお、矢印線②は、理解のため  $T 2$  を超えた実線で示されるが、スイッチングトランジスタ (T r 0) の過熱が防止されるため、著しく温度  $T 1$  を超えないように制御される。 $T 1$ 、 $T 2$  間の領域は、遮断温度と復帰温度との温度差領域を示す。

#### 【0 0 3 1】

このようにして、本実施形態によれば、スイッチングトランジスタ (T r 0) を過熱時に遮断させる遮断温度に対して、スイッチングトランジスタ (T r 0) を導通状態に復帰させる復帰温度が遮断温度よりも十分に低い温度に設定されて

いるから、スイッチングトランジスタ (T r 0) が遮断と導通とを比較的短時間で繰り返すようなことがなくなる。

#### 【0 0 3 2】

本発明は、上述の実施の形態に限定されず、種々な変形が可能である。

#### 【0 0 3 3】

(1) 本発明の過熱保護回路は、図 4 で示すように、抵抗 (R 1) , (R 3) は省略しても構わない。また、ツェナダイオード (Z D) の代わりに抵抗 (R 4) を設けた構成としても構わない。

#### 【0 0 3 4】

(2) 本発明の過熱保護回路は、図 5 で示すように、スイッチングトランジスタ (T r 0) と制御トランジスタ (T r 1) の導電形式を変更した回路構成としても構わない。

#### 【0 0 3 5】

(3) 本発明の過熱保護回路は、図 6 で示すような回路構成でも構わない。図 6 を参照して、この過熱保護回路は、第 2 正特性サーミスタ (P T C 2) をスイッチングトランジスタ (T r 0) のコレクタエミッタ間に並列に接続した構成を有する。このような構成においては、電源スイッチ 1 5 を閉じると、両正特性サーミスタ (P T C 1) , (P T C 2) の抵抗値は低いので、制御トランジスタ (T r 1) は導通し、スイッチングトランジスタ (T r 0) も導通する。これにより、第 2 正特性サーミスタ (P T C 2) はショートされ、制御トランジスタ (T r 1) には第 1 正特性サーミスタ (P T C 1) を通ってベース電流が供給される。そして、スイッチングトランジスタ (T r 0) の導通により電源 1 3 から負荷 1 4 に電流が供給される。スイッチングトランジスタ (T r 0) の温度が上昇して、第 1 正特性サーミスタ (P T C 1) の温度が T 1 に到達すると、両正特性サーミスタ (P T C 1) , (P T C 2) の抵抗値は高くなるので、制御トランジスタ (T r 1) は遮断される。したがって、これに伴ない、スイッチングトランジスタ (T r 0) も遮断する。これによって、スイッチングトランジスタ (T r 0) は過熱保護される。これが第 1 動作モードである。そして、この遮断後からスイッチングトランジスタ (T r 0) の温度が下降して第 1 正特性サーミスタ (P

TC1)の抵抗値が低下しても、スイッチングトランジスタ(Tr0)が遮断しているから、制御トランジスタT(R1)は導通しない。そして、さらにスイッチングトランジスタ(Tr0)の自己発熱温度が下降して、第2正特性サーミスタ(PTC2)の温度がT2に到達すると、第2正特性サーミスタ(PTC2)の抵抗値が低くなるので、電源13からの電流が制御トランジスタ(Tr1)のベースに供給される。したがって、制御トランジスタ(Tr1)が導通し、スイッチングトランジスタ(Tr0)も導通する。これが第2動作モードである。結局、図6の過熱保護回路においても、図1と同様に、スイッチングトランジスタ(Tr0)は導通遮断の繰り返しが防止される。なお、図6のスイッチングトランジスタ(Tr0)と制御トランジスタ(Tr1)の導電形式を図7で示すように変更しても同様に実施できる。

#### 【0036】

(4)本発明は、スイッチングトランジスタ(Tr0)や制御トランジスタ(Tr1)のトランジスタタイプは何でもよく、バイポーラ型やMOSFET型でもよい。

#### 【0037】

##### 【発明の効果】

以上説明したように、本発明によれば、温度検知部位の温度が上昇して所定の遮断温度に到達すると導通動作から遮断動作に移行させることが温度検知部位と熱結合された第1正特性サーミスタの抵抗変化により行われ、その遮断温度よりも低く設定された所定の復帰温度に温度検知部位の温度が下降し到達すると、遮断動作から導通動作に動作移行させることが温度検知部位と熱結合された第1正特性サーミスタの抵抗変化により行われるから、その遮断温度と復帰温度とにおいて所定の温度差が設けられるので、温度検知部位が遮断温度より所定温度差分低い温度に低下するまで導通状態に復帰しないものとなっている。したがって、異常過熱を防ぐことができ、かつ短時間で導通と遮断とを繰り返す不具合も抑制できる。そのため、電源から負荷への電力供給の安定化を図ることができるとともに、電源に対する不当な負担をなくすことができるので、この過熱保護回路が備えられる回路や装置を良好に作動させることができる。



**【図面の簡単な説明】**

【図 1】 本発明の実施形態に係る過熱保護回路の回路図

【図 2】 スイッチングトランジスタと正特性サーミスタとの熱結合を示す図であって、その一例を縦断面図（a）と、他の例を平面図（b）にそれぞれ示す

【図 3】 図 1 の第 1 正特性サーミスタと第 2 正特性サーミスタそれぞれの抵抗温度特性図

【図 4】 本発明の他の実施形態に係る過熱保護回路の回路図

【図 5】 本発明のさらに他の実施形態に係る過熱保護回路の回路図

【図 6】 本発明のさらに他の実施形態に係る過熱保護回路の回路図

【図 7】 本発明のさらに他の実施形態に係る過熱保護回路の回路図

【図 8】 従来の過熱保護回路の回路図

**【符号の説明】**

10 過熱保護回路

11 導通遮断回路

12 動作モード制御回路

13 電源

14 負荷

Tr0 スイッチングトランジスタ

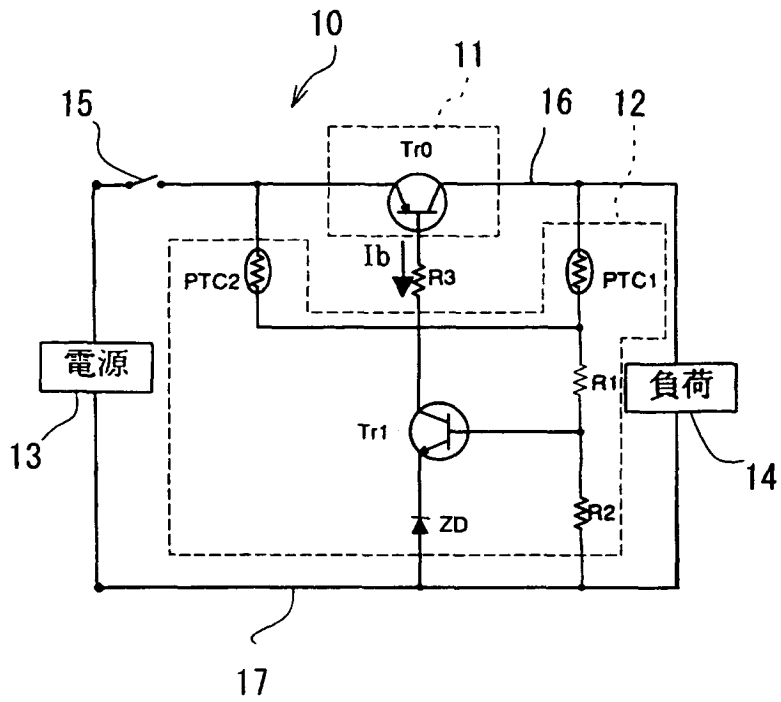
Tr1 制御トランジスタ

PTC1 第 1 正特性サーミスタ

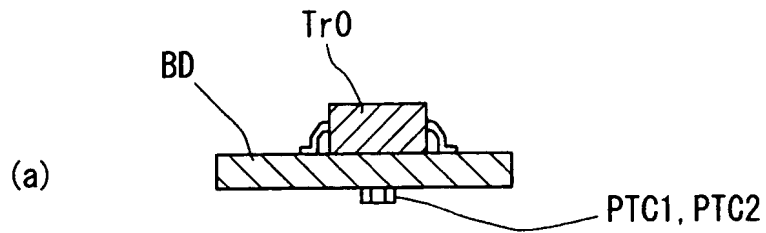
PTC2 第 2 正特性サーミスタ

【書類名】 図面

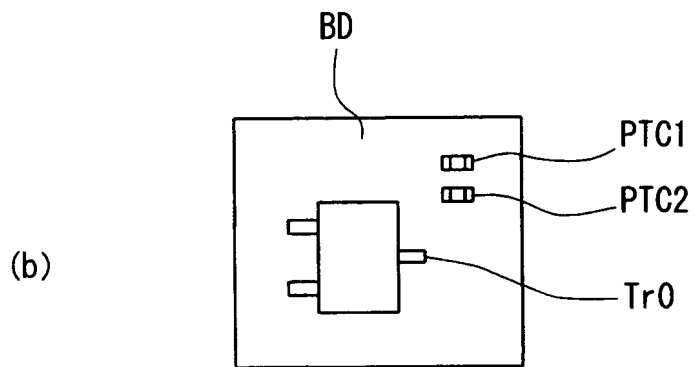
【図 1】



【図 2】

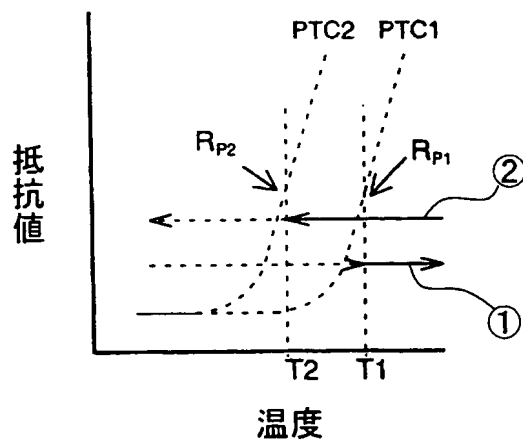


温度検知部分の裏側に配置した場合

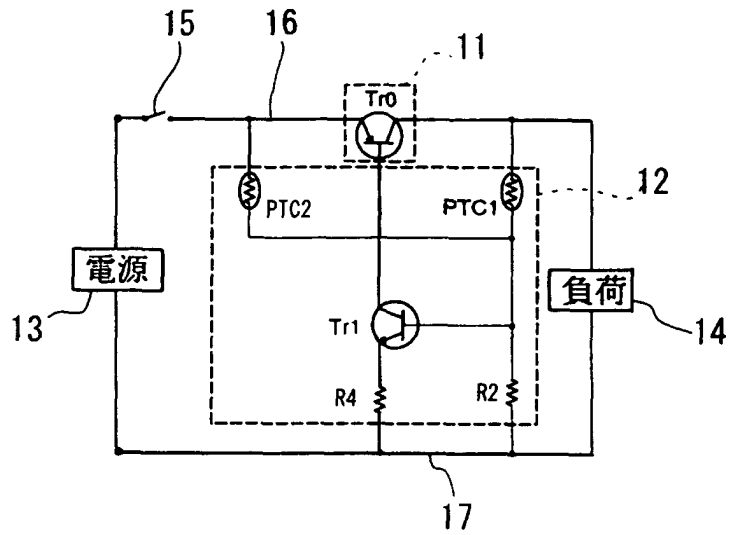


温度検知部分と同一面上に配置した場合

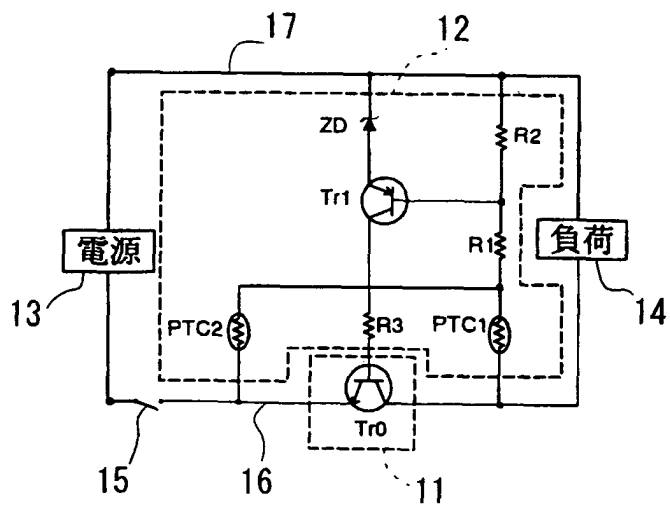
【図 3】



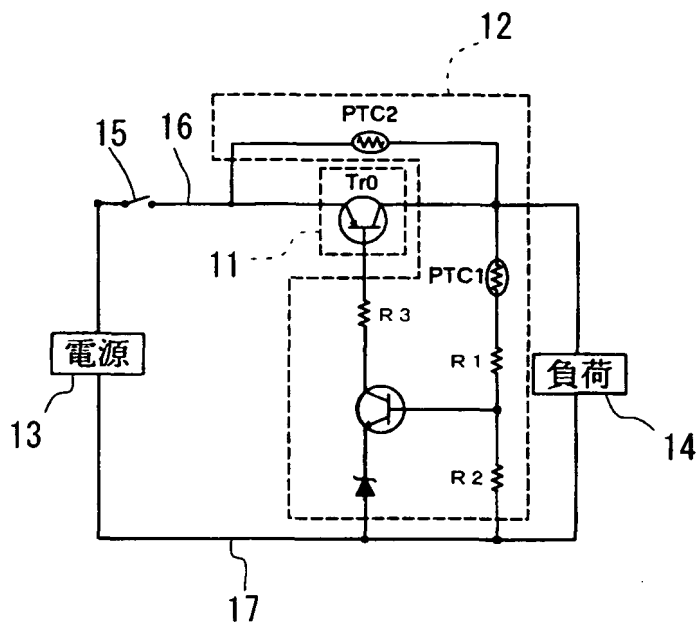
【図 4】



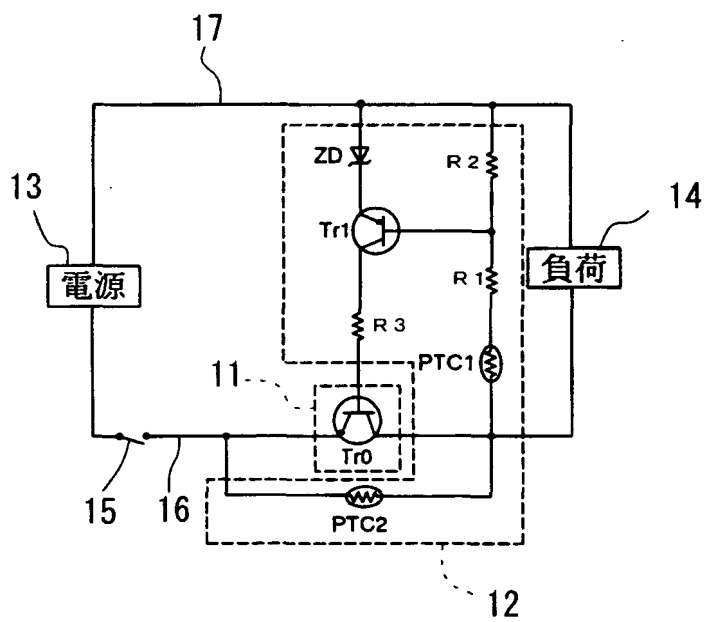
【図 5】



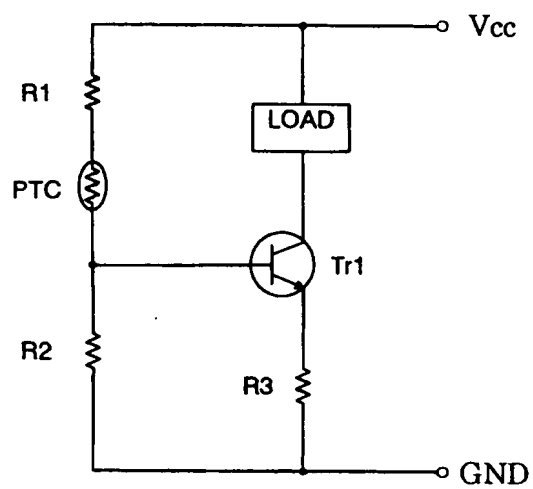
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 正特性サーミスタを利用した過熱保護回路において、比較的短時間で導通と遮断とを繰り返すという不具合を解消する。

【解決手段】 電源 13 から負荷への電流通路の導通と遮断との各動作を行う半導体スイッチング素子 (Tr 0) は、第 1 正特性サーミスタ (PTC 1) の抵抗変化を利用して温度検知部位の温度が上昇して所定の遮断温度に到達すると導通動作から遮断動作に移行させる第 1 動作モードと、第 2 正特性サーミスタ (PTC 2) の抵抗変化を利用して温度検知部位の温度が下降して復帰温度 (遮断温度より所定温度低い温度に設定されている温度) に到達すると遮断動作から導通動作に移行させる第 2 動作モードとを含む動作モード制御回路 12 により制御され、両正特性サーミスタが、温度検知部位に対して熱結合されている状態で、各動作モードの制御を行う。

【選択図】 図 1

## 認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 5 0 5 2 1
受付番号	5 0 2 0 1 2 8 6 3 2 2
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 4 年 8 月 3 0 日

## &lt; 認定情報・付加情報 &gt;

【提出日】	平成 14 年 8 月 29 日
-------	------------------

次頁無



【書類名】 手続補正書

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-250521

【補正をする者】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100086737

【弁理士】

【氏名又は名称】 岡田 和秀

【電話番号】 06-6376-0857

【プルーフの要否】 要

【手続補正 1】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 0 5

【補正方法】 変更

【補正の内容】 1

【手続補正 2】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 1 0

【補正方法】 変更

【補正の内容】 2

【手続補正 3】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 2 4

【補正方法】 変更

【補正の内容】 3

## 【0005】

従来、正特性サーミスタを利用した過熱保護回路としては、図8に示されるものが知られている。この従来の過熱保護回路は、第1抵抗 ( $R_1$ )、単一の正特性サーミスタ (PTC) および第2抵抗 ( $R_2$ ) からなる第1直列回路と、負荷 (LOAD)、スイッチングトランジスタ ( $Tr_1$ ) および第3抵抗 ( $R_3$ ) からなる第2直列回路とを備える。正特性サーミスタ (PTC) は、スイッチングトランジスタ ( $Tr_1$ ) の近傍に配置され、スイッチングトランジスタ ( $Tr_1$ ) の温度に対応した抵抗値に変化する。この回路の場合、正特性サーミスタ (PTC) による温度検知対象は、スイッチングトランジスタ ( $Tr_1$ ) である。スイッチングトランジスタ ( $Tr_1$ ) の温度が正特性サーミスタ (PTC) のキュリー点以下のときは低抵抗状態の正特性サーミスタ (PTC) によりスイッチングトランジスタ ( $Tr_1$ ) が導通して負荷 (LOAD) に通電が行われる。一方、負荷 (LOAD) への電流変動等によりスイッチングトランジスタ ( $Tr_1$ ) の温度が上昇し、正特性サーミスタ (PTC) の温度がキュリー点に到達し、さらにキュリー点以上となると、正特性サーミスタ (PTC) が所定値以上の高抵抗状態となるので、その高抵抗状態の正特性サーミスタ (PTC) によりスイッチングトランジスタ ( $Tr_1$ ) へのベース電流が低下することにより、そのスイッチングトランジスタ ( $Tr_1$ ) が遮断動作し負荷への通電が停止される。この遮断動作を行うときの正特性サーミスタ (PTC) の検知温度が遮断温度に相当する。この回路では、負荷への通電停止により異常な通電状態がなくなり、それに伴って検知対象 (この場合、スイッチングトランジスタ ( $Tr_1$ )) の温度が低下する。この温度低下に伴って正特性サーミスタ (PTC) の抵抗が前記所定値より低くなれば、スイッチングトランジスタ ( $Tr_1$ ) へのベース電流が所定以上になるので、スイッチングトランジスタ ( $Tr_1$ ) が負荷への通電を行う状態に復帰する。この復帰動作を行うときの正特性サーミスタ (PTC) の検知温度が復帰温度に相当する。この回路では、遮断温度と復帰温度とが同じまたはほぼ同じことになる。

## 【0010】

本発明によれば、温度検知部位の温度が上昇して所定の遮断温度に到達すると導通動作から遮断動作に移行させることが温度検知部位と熱結合された第1正特性サーミスタの抵抗変化により行われ、その遮断温度よりも低く設定された所定の復帰温度に温度検知部位の温度が下降し到達すると、遮断動作から導通動作に動作移行させることが温度検知部位と熱結合された第2正特性サーミスタの抵抗変化により行われるから、その遮断温度と復帰温度とにおいて所定の温度差が設けられ、それによって、温度検知部位が復帰温度に低下するまで導通状態に復帰しないものとなっている。したがって、異常過熱を防ぐことができ、かつ短時間で導通と遮断とを繰り返す不具合も抑制できる。そのため、電源から負荷への電力供給の安定化を図ることができるとともに、電源に対する不当な負担をなくすることができるので、この過熱保護回路が備えられる回路や装置を良好に作動させることが可能となる。

## 【0 0 2 4】

スイッチングトランジスタ (T r 0) のベースと制御トランジスタ (T r 1) のコレクタとは、電流制限抵抗 (R 3) を介して、接続されている。制御トランジスタ (T r 1) のエミッタは、ツェナダイオード (Z D) を介して、電源 1 3 と負荷 1 4 との間の他方の通路 1 7 に接続されている。このツェナダイオード (Z D) は、制御トランジスタ (T r 1) のエミッタに対して、該制御トランジスタ (T r 1) のベース・エミッタ間の極性方向とは逆の極性方向に接続されている。制御トランジスタ (T r 1) のベースにはバイアス抵抗 (R 2) が接続されている。

## 認定・付加情報

特許出願の番号	特願 2002-250521
受付番号	50301118385
書類名	手続補正書
担当官	第七担当上席 0096
作成日	平成15年 7月 9日

## &lt;認定情報・付加情報&gt;

【提出日】	平成15年 7月 4日
-------	-------------

特願2002-250521

出願人履歴情報

識別番号

[000006231]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

京都府長岡京市天神二丁目26番10号

氏 名

株式会社村田製作所